

## Um estudo sobre as características de microprocessadores ARM para implementar um sistema VoIP Wireless

Felipe Henes, Marco Hennes, Rafael Ramos dos Santos

Grupo de Projeto de Sistemas Embarcados e Microeletrônica (GPSEM)  
Universidade de Santa Cruz do Sul (UNISC)  
Av. Independência, 2293, Bairro Universitário Santa Cruz do Sul RS Brasil  
{fhenes,hennes}@mx2.unisc.br, rsantos@unisc.br

**Resumo.** *Este artigo tem o objetivo de apresentar as principais características a serem consideradas em um microcontrolador ARM (Advanced Risc Machine) na implementação de um sistema de Voz sobre IP (VoIP), com conexão segura, em uma rede sem fios (wireless), assim como identificar quais as principais arquiteturas do microcontrolador ARM disponíveis e no que cada uma delas favorece ou não na implementação de um sistema VoIP Wireless.*

### 1. Introdução

Hoje em dia a comunicação de dados é um ramo essencial em sistemas de computação, especialmente por possibilitar a troca de dados em alta velocidade e em grandes escalas. Geralmente essa comunicação é feita entre dois ou mais computadores, e para esta conexão tornar-se viável utiliza-se o protocolo TCP/IP.

Porém ao ocorrer uma troca de informações, onde muitas vezes há dados sigilosos, é necessário garantir a segurança para que estes dados não sejam roubados, copiados ou até mesmo modificados. Um dos métodos mais eficientes na prevenção dessa intervenção a dados pessoais é o uso de VPN's (Virtual Private Network), que garante uma conexão autenticada, íntegra e privativa, de dois computadores através de qualquer rede. Mohr (2006)

Da mesma forma a tecnologia VoIP, deixou de ser um nicho restrito a poucos usuários de grandes corporações, para se tornar uma tecnologia difundida em grande escala para usuários finais, e um dos maiores indicadores para isso é que grandes empresas já oferecem serviços baseados em VoIP, permitindo o tráfego de voz pela rede mundial de computadores. Conceição, Li e Florêncio (2006)

Os microprocessadores da arquitetura ARM, são poderosos microprocessadores de 32 bits, que proporcionam grande desempenho, com a simplicidade de uma máquina RISC (Reduced Instruction Set Computer) de poucas instruções, usam uma arquitetura de load-store, o que indica que as operações executadas serão provenientes de registradores e terão o resultado armazenado também em um registrador.

Este artigo faz um estudo sobre as características dos microprocessadores da arquitetura ARM que são necessárias para viabilizar a implementação de um sistema de comunicação de dados seguro, focando a implementação de um sistema VoIP em uma rede sem fio.

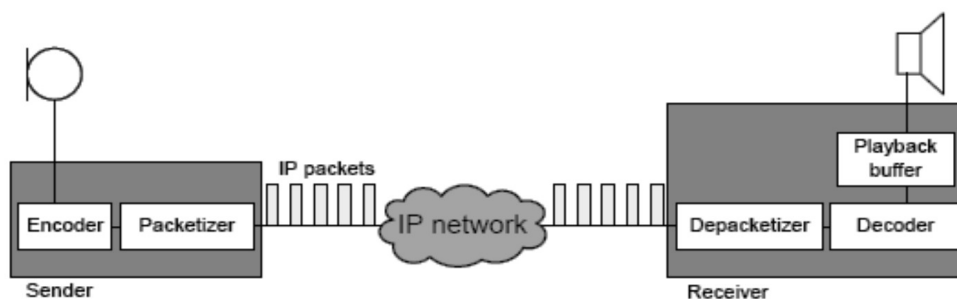
## 2. VoIP (Voz Sobre IP)

O sistema de voz sobre IP (Internet Protocol) é caracterizado por um cliente receptor e um cliente emissor, conectados através de uma rede qualquer, como ilustra a Figura 1.

No cliente emissor temos um microfone, para a captação do áudio, um codificador, para a transformação dos dados de áudio original em dados compactados, e um sistema que transforma esses sinais em pacotes, para serem transmitidos pela rede.

Já no cliente receptor temos um sistema que recebe da rede esses pacotes, os decodifica novamente em sinais de áudio e os armazena em um buffer de execução. Esse buffer é necessário devido à variação de atraso no recebimento dos pacotes da rede, e ainda há um alto-falante para a reprodução do áudio.

Essa codificação no emissor e decodificação no receptor é realizada através dos CODECs, que podem ser implementados em hardware ou software. Esse processo consiste na compressão dos dados de áudio, geralmente extensos, para dados menores, facilitando assim a transmissão deles pela rede. Existem basicamente dois tipos de CODECs: (1) os que não tem perda de qualidade e que têm uma taxa de compressão de 2 a 3 vezes menor que o original, e (2) CODECs com perda de qualidade que atingem taxas de compressão ainda maiores. É importante salientar que o mesmo CODEC utilizado na codificação deve ser utilizado na decodificação.



**Figura 1. O esquema básico de um sistema VoIP. Braak e Wong (2005)**

## 3. ARM (Advanced Risc Machine)

Os microcontroladores ARM são microcontroladores de 32 bits que inicialmente foram projetados para serem microprocessadores, porém acabaram se tornando controladores de alto desempenho. Existem várias famílias de controladores ARM, como por exemplo: ARM7, ARM9, ARM10 etc, e em cada uma destas famílias há vários tipos de cores. Neste artigo será dada ênfase aos cores ARM7 e ARM9.

### 3.1 ARM7

Os Controladores ARM7 são controladores RISC de 32 bits, que foram projetados para serem usados em aplicações que exigem baixo consumo de energia. Estes controladores são de baixo custo e possuem uma série de cores diferentes. Além disso, possuem o

sistema Thumb, que permite o uso de instruções de 16 bits em uma palavra de 32 bits. Alguns possuem memória cache com MMU (Memory Management Unit), com isso oferece suporte à vários sistemas operacionais como: Windows CE, Palm OS, Symbian OS e Linux.

### **3.1.1 ARM7TDMI Core**

Este core é um dos principais da família ARM7 e possui um pipeline de três estágios distintos que são a busca, a decodificação e a execução das instruções.

O core tem uma arquitetura Von Neumann, e somente as instruções de leitura e escrita acessam a memória. Possui um barramento de 32 bits, compartilhado entre instruções e dados.

A interface da memória foi projetada para garantir o desempenho necessário para o core, e os sinais de controle do caminho crítico são jogados no pipeline, para habilitar mecanismos que serão executados em nível de baixa potência.

Um dos microcontroladores que usa este core é o LPC2364 da Philips, e para a aplicação que está sendo abordada é um dos principais por implementar o mecanismo chamado de I2S, que é um barramento serial que transporta dados digitais de áudio, o que permite a otimização da frequência de clock, e facilita a transmissão da voz. ARM (2001)

## **3.2 ARM9**

Os controladores da família ARM9 também implementam o sistema Thumb. Foram projetados para garantir economia em área, baixo custo de desenvolvimento e tempo de projeto reduzido. Este controlador também proporciona baixo consumo de energia com um altíssimo desempenho.

Existe também uma variação desta família de processadores chamada ARM9E, que foi desenvolvida para trabalho com processamento digital de sinais (DSP) e aplicações Java através da tecnologia Jazelle.

### **3.2.1 ARM920T Core**

Este core implementa o ARM9TDMI como núcleo de processamento, o ARM940T como cache e sistema de proteção, e finalmente o ARM920T, para a parte de MMU da cache.

O sistema de MMU é muito importante para uma aplicação VoIP uma vez que precisa-se rodar um sistema operacional e a demanda de memória portanto é muito grande. O sistema de MMU faz o gerenciamento desta memória sendo o dispositivo de hardware que atribui endereços virtuais a endereços físicos, otimizando assim o uso da limitada memória.

O ARM9TDMI é um core que implementa um processador de arquitetura Harvard e um pipeline de 5 estágios, que é constituído por: busca, decodificação, execução, acesso a memória e escrita.

Sem ser de forma diferente o ARM920T implementa um core com memória cache de arquitetura Harvard. Por arquitetura Harvard entende-se um processador onde a memória cache de dados e instruções é separada, permitindo assim um acesso simultâneo a ambas, e propiciando a execução de uma instrução, enquanto a outra é buscada.

Este processador foi desenvolvido para trabalhar em sistemas onde existem vários programas sendo executados concorrentemente, onde ocorrem muitos acessos à memória que conseqüentemente exigem uma grande eficiência do controle de acesso a esta memória, alta performance e baixo consumo.

As memórias são separadas em duas caches de 16KB cada. Para o controle desta memória o core implementa um sofisticado mecanismo de MMU conhecido como ARM v4 MMU, para realizar a conversão dos endereços (virtual - físico) e ainda verificar a permissão de acesso para endereços de instruções e de dados. ARM (2001)

#### **4. Conclusão**

Ao fim entende-se que os microprocessadores ARM possuem as características necessárias para a implementação de um sistema VoIP Wi-Fi, porém há aspectos importantes a serem considerados como por exemplo a implementação do I2S, que permite a fácil manipulação de dados de áudio, e que não é uma característica específica de cada core e sim um sistema que é implementado pelos fabricantes. Outro aspecto importante é o sistema de MMU, que provê um gerenciamento da memória sendo praticamente indispensável para a aplicação, devido a necessidade do uso de um sistema operacional.

#### **5. Referências**

- ARM. ARM7TDMI Technical Reference Manual, 2001. Disponível em: <<http://infocenter.arm.com/help/index.jsp>>
- ARM. ARM920T Technical Reference Manual, 2001. Disponível em: <<http://infocenter.arm.com/help/index.jsp>>
- Conceição, A. F. , Li, J. e Florêncio, Dinei A. Transmissão de voz sobre redes IEEE 802.11: um levantamento dos principais problemas e restrições in XII Simpósio Brasileiro de Sistemas Multímedia e Web (WebMedia) Rio Grande do Norte, Brasil, Novembro 2006
- M.van den Braak, S. Wong, FPGA implementation of Voice-over IP in 16th Annual Workshop on Circuits, Systems and, Veldhoven, Holanda, Novembro 2005
- Mohr, Adilson Arthur. UNIVERSIDADE DE SANTA CRUZ DO SUL Curso de Ciência da Computação. Infra-estrutura para projetos com VPN em sistemas Linux embarcados em FPGA. 2006. 104 f. Monografia (Graduação) Universidade de Santa Cruz do Sul, 2006
- Wikipedia. CODEC. 2007. Disponível em: <<http://pt.wikipedia.org/wiki/Codec>>