

Utilização de uma Metodologia de Projeto para Arquiteturas de Processadores *Multi-Core*

Henrique C. Freitas, Marco A. Z. Alves, Philippe O. A. Navaux

Grupo de Processamento Paralelo e Distribuído (GPPD)
Programa de Pós-Graduação em Computação (PPGC)
Instituto de Informática – Universidade Federal do Rio Grande do Sul (UFRGS)
Caixa Postal 15.064 – 91.501-970 – Porto Alegre – RS – Brazil
{hcfreitas, marco.zanata, navaux}@inf.ufrgs.br

1. Introdução

Ao longo dos últimos anos a quantidade de pesquisas envolvendo o projeto de arquiteturas de processadores *multi-core* [Olukotun 2005] tem crescido rapidamente. No entanto, processadores *multi-core* com uma quantidade elevada de núcleos de processamento ainda não foram lançados pela indústria. Portanto, testes e experimentos reais com estes processadores ainda não são possíveis.

Decisões de projeto para definição das alternativas de organizações internas precisam ter como alvo o conhecimento do ambiente de aplicação do processador *multi-core* e principalmente a carga de trabalho típica a qual será submetida. De posse destas informações é possível projetar um processador que se adapte melhor ao tipo de dado / informação que deve ser processada resultando em um melhor desempenho ou menor tempo de processamento

O objetivo deste artigo é apresentar o uso de uma metodologia de projeto de arquiteturas de processadores *multi-core*, considerando alguns aspectos que possam influenciar no projeto e desempenho da arquitetura. Neste sentido, o modelo de simulação [Jain 1991] se apresenta como o mais adequado para ser utilizado.

2. Modelos para Avaliação de Desempenho

Em um projeto de processadores *multi-core*, dois dos principais problemas são os seguintes: i) o protótipo não existe, e ii) sistemas computacionais não possuem comportamentos determinísticos. Sendo assim, usar o modelo de medição não se faz viável, já que o protótipo não existe. O modelo analítico é muito complexo, são vários parâmetros e variáveis com comportamentos probabilísticos, e a modelagem se torna complexa.

Sendo assim, o modelo de simulação apresenta as melhores condições para o projeto e avaliação de arquiteturas *multi-core* em função das seguintes características [Jain 1991]: i) é possível usar uma variedade grande de cargas de trabalho, ii) é possível alterar facilmente o projeto da arquitetura, e iii) o controle dos parâmetros e variáveis é mais fácil e o ambiente simulado apresenta resultados próximos do real.

3. Metodologia de Projeto

Os níveis de abstração da metodologia utilizada estão ilustrados na Figura 1.

O projeto está baseado em uma abordagem *top-down* dividida em três camadas: i) ambientes de simulação de sistemas computacionais complexos que oferecem a possibilidade de submeter ao processador *multi-core* a execução de sistemas operacionais e cargas de trabalhos reais, além da influência da rede de comunicação de dados, ii) ambientes de simulação da arquitetura que oferecem a possibilidade de descrição da arquitetura interna do processador além da execução de cargas de trabalho reais, e iii) ambientes de simulação de *hardware*, onde é possível descrever o *hardware* da arquitetura projetada e verificar os impactos decorrentes da implementação futura.

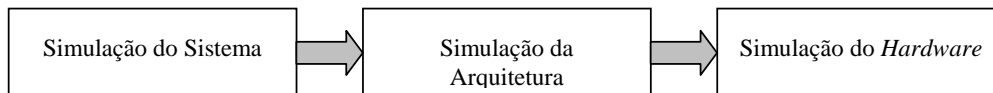


Figura 1. Níveis de abstração para projeto de arquiteturas *multi-core*

Os resultados alcançados até o momento mostram a viabilidade de aplicação da metodologia. Através do simulador SIMICS foi possível modelar macro blocos de processadores comerciais e projetar uma arquitetura *multi-core* [Alves 2007]. Neste contexto, foi configurada uma máquina virtual com sistemas operacionais e cargas de trabalho reais que foram executadas sobre o processador *multi-core* modelado. Outros projetos em andamento, e.g. Freitas (2006), estão descrevendo a arquitetura de processadores *multi-core* usando ArchC/SystemC. No nível de simulação de *hardware* o grupo tem trabalhado [Freitas 2007] com ferramentas de simulação da Xilinx que auxiliam na verificação dos impactos futuros de implementação.

4. Conclusões

Neste trabalho foi apresentado o uso de uma metodologia de projeto *top-down* para facilitar o entendimento de todos os parâmetros e variáveis envolvidas no desempenho da arquitetura *multi-core*. Os resultados alcançados até o momento mostram que a aplicação dos níveis de abstração facilita a visualização de todas as consequências decorrentes do projeto e cargas de trabalho envolvidas no sistema computacional.

Entre os trabalhos futuros está a integração dos três níveis através de resultados complementares de um único projeto de arquitetura *multi-core*.

Referências

- Olukotun, K., and Hammond, L. (2005). The Future of Microprocessors, *ACM Queue*, Vol. 3, Issue 7, pp. 26-29.
- Jain, R. (1991). The art of computer system performance analysis, Wiley.
- Alves, M. A. Z., et al. (2007), Influência do Compartilhamento de Cache L2 em um Chip Multiprocessado sob Cargas de Trabalho com Conjuntos de Dados Contíguos e Não Contíguos, *WSCAD 2007*, Gramado, RS, pp.27-34.
- Freitas, H. C., et al., (2006) Projeto de um Processador de Rede Intra-Chip para Controle de Comunicação entre Múltiplos Cores, *WSCAD 2006*, Ouro Preto, MG, Brasil, pp.3-10.
- Freitas, H. C., et al. (2007), Evaluating Network-on-Chip for Homogeneous Embedded Multiprocessors in FPGAs, *IEEE International Symposium on Circuits and Systems, ISCAS 2007*, New Orleans, USA, pp.3776-3779.